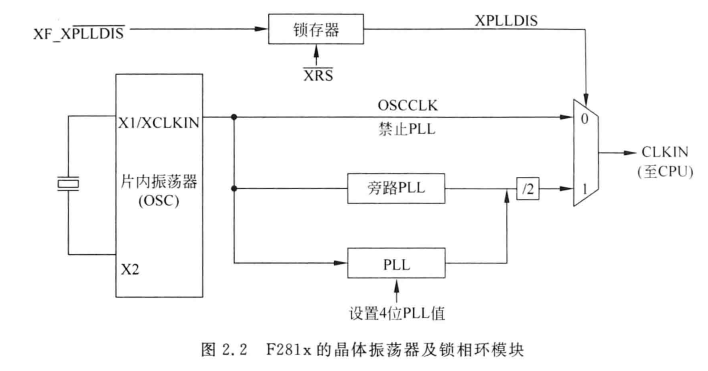
P4：Prccolo和Delfine

P11：掌握引脚的编号，管脚名称

P17：时钟信号的产生

P18：图2.2 F281x PLL原理，外部时钟源OSCCLK的两个的配置方案的选择

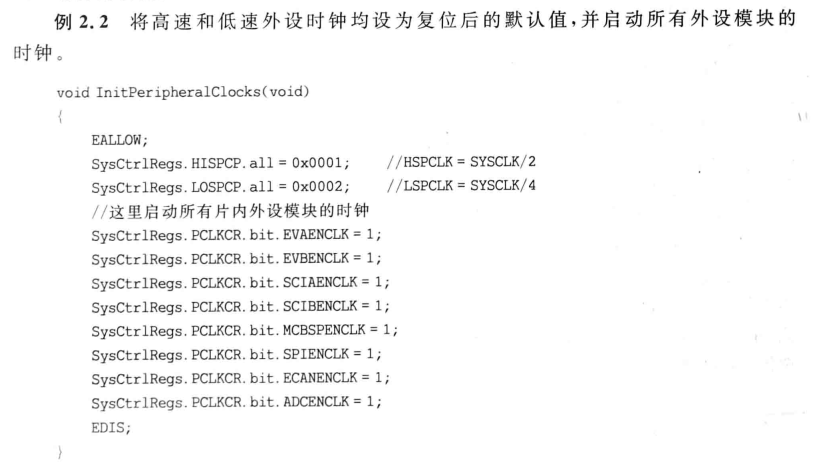
​ **如何配置，得到的系统时钟又是怎么样的**



P20：设置系统的外设时钟

**表2.4 2.5 例2.2**

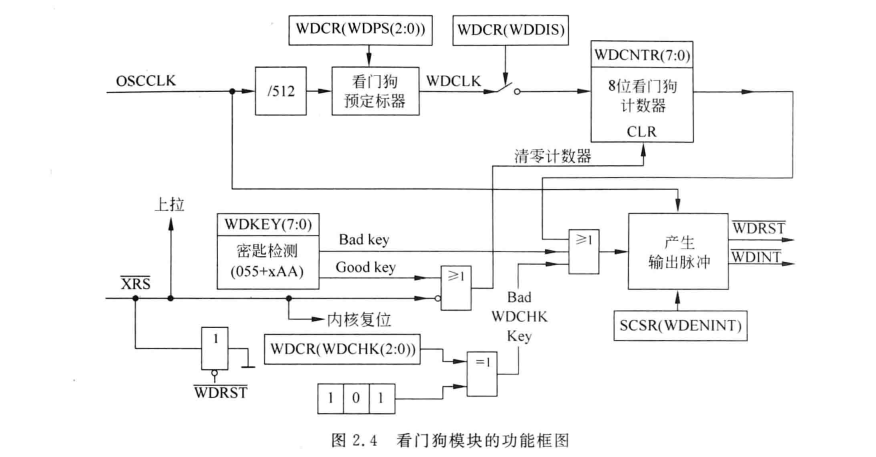




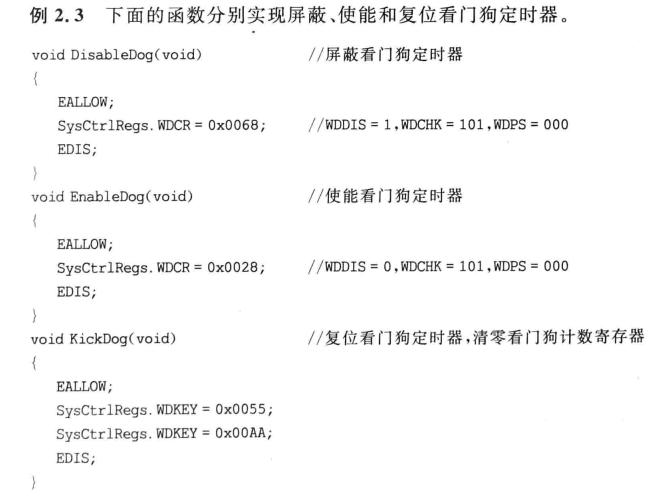
P22：低功耗的三种模式

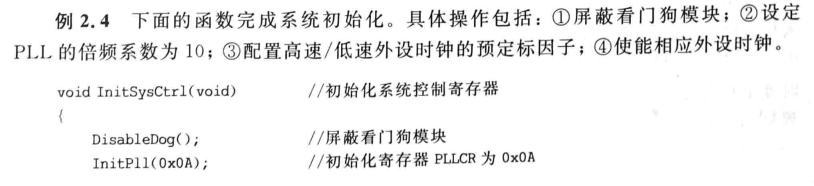


P24：看门狗模块的原理（图2.4）

​ >=1的3路输入

​ 例2.3 2.4

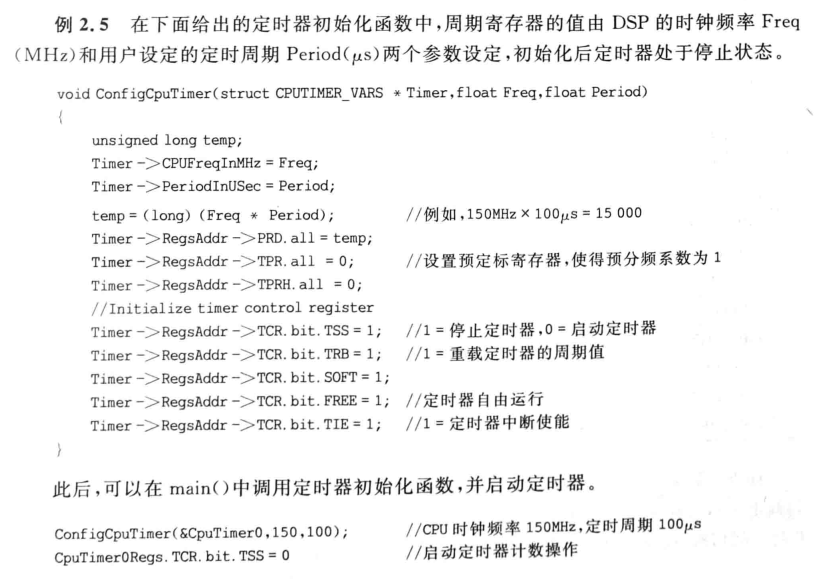






P26：CPU定时器

​ 原理： 寄存器： 例2.5



P30：通用数字I/O

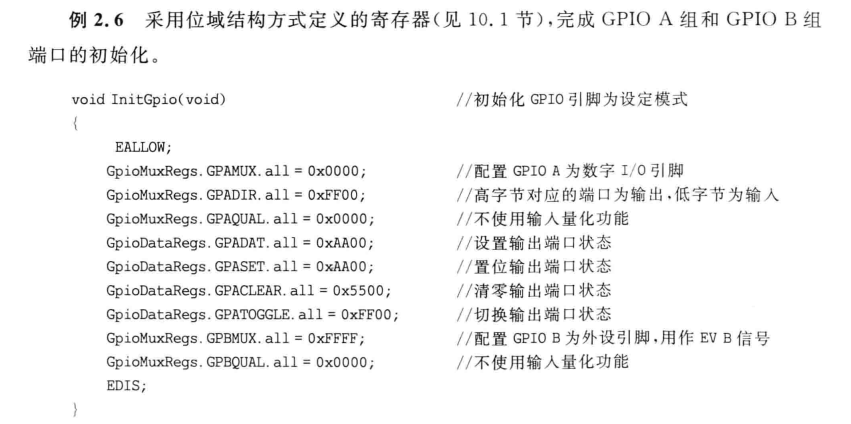
​ 每个端口的初始化：

- MUX（模式）

- DIR（方向）

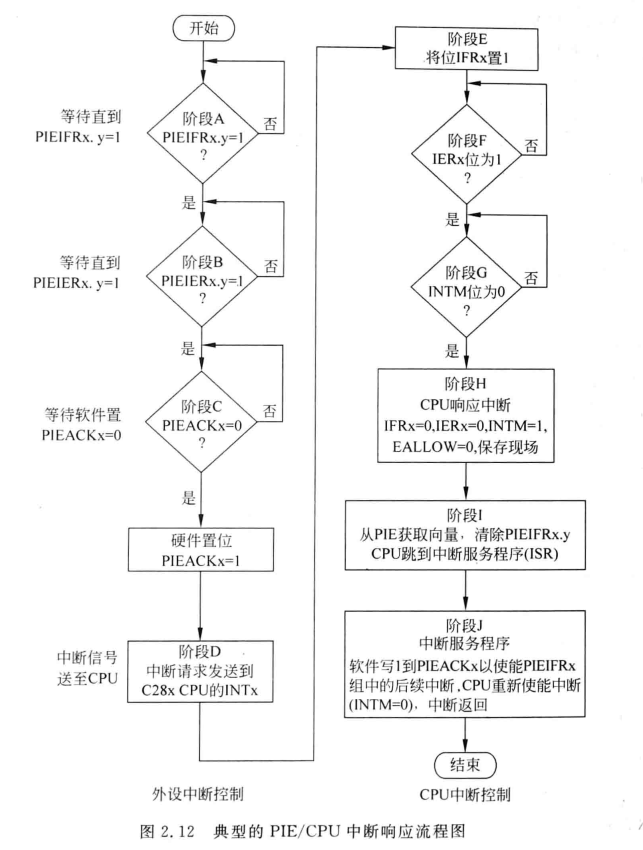
- DAT（数据）

​ P36 例2.6



P35：中断模块

​ 流程--P37

​

中断向量（体现在程序上）

​P44 例2.4.5（有点多，要自己翻书）

P47：CPU内部总线 表3.1



P50：存储器映射（看明白）

​P52 外设帧具体怎么进行配置？

P55：外部扩展接口，XINTF可以扩展什么样的接口，**作业题**

​P57 空间0,1,6,7之间是否能够同时访问

片选怎么样来选择

P57：图 3.5 图3.6

读写时序，不同配置下

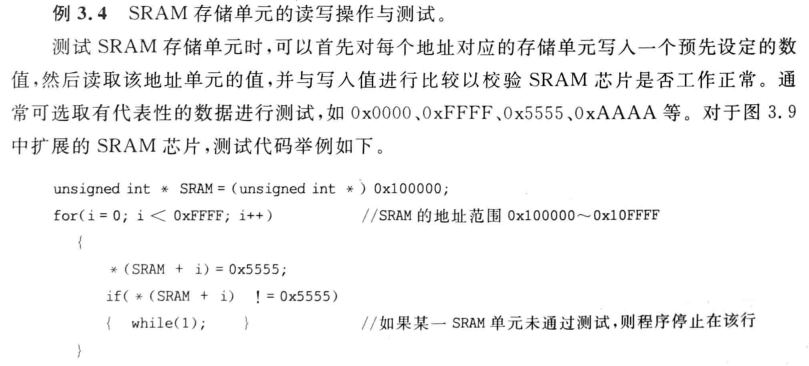
SYSCLKOUT. -> XTIM（同步读写的时序） CLK

通过XRD XWE来确认读写的几个阶段

P59：三个阶段

P60：XREADY信号是否需要？

P68：外部扩展存储 例3.4



第7章

1. 通过定时器的方式来实现PWM的输出（课堂练习）

P198：对称模式，非对称模式（占空比怎么计算）

P201：根据外部时钟的频率，计算PWM的定时周期，PWM的载波周期

​例7.2 程序的分析（有点多，自己翻书）

P225：事件管理器的中断 --- 程序

​课堂练习

​课后 第2题，第6题（寄存器怎么设置）

A/D转换模块

1. 基本性能：位数，通道，电源，参考电压，触发方式（思考题）

2. 排序器的工作原理 -- 体现在程序上

P234 例8.1 P236 例8.2 8.3

3. 级联排序器的顺序采样

4. 编程时：

- 有几路模拟输入电压

- 采样方式

- 工作模式