

1、简述看门狗模块的工作原理。假设时钟 OSCCLK 的频率为 30MHz，试根据时钟分频系数取值，计算看门狗定时器的计数溢出周期。

$$\text{WDCLK} = \text{OSCCLK} / 512 / (1 \sim 64) / 256 = 4.37\text{ms}$$

$$4.37 * (1 \sim 64) = 4.37\text{ms} \sim 279.6\text{ms}$$

2、假定 SYSCLKOUT = 150MHz，试分析看门狗定时器的定时周期值范围？

与问题 1 相类似，换种问法。

3、假定 SYSCLKOUT = 150MHz，试分析 CPU 定时器的定时周期值范围？

$$2^{16+32} = 2^{48}$$

$$1/150\text{MHz} = 6.67\text{ns}$$

$$6.67\text{ns}(1 \sim 2^{48}) = 6.67\text{ns} \sim 1876499.8\text{s} = 6.67\text{ns} \sim 21.7 \text{ 天}$$